

PAT-NO: JP02003264365A

DOCUMENT-IDENTIFIER: JP 2003264365 A

TITLE: ELECTRONIC COMPONENT AND ELECTRONIC CIRCUIT
DEVICE

PUBN-DATE: September 19, 2003

INVENTOR-INFORMATION:

NAME

HAGA, SHUNICHI

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

CANON INC

COUNTRY

N/A

APPL-NO: JP2002066261

APPL-DATE: March 12, 2002

INT-CL (IPC): H05K003/34

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an electronic component whose joint portion can be attained without causing a liftoff or a copper-foiled land break-away and the disconnection of pattern even if a soldering method or a printed circuit board is modified when flow-soldering an insertion component mounted on a double- faced printed circuit board or a multi-layer printed wiring board with lead-free solder.

SOLUTION: In the electronic component 4 where a lead terminal 5 is mounted with solder by insertion into a through-hole 2 formed on the printed circuit board 1, the side of the lead terminal near the component body is shaped to form a portion 10 larger than the diameter of the through-hole all

around its
circumference. Alternatively, the surface of the lead terminal near
the
component body is treated around its surrounding to decrease a
wetting
property. Alternatively, the side of the lead terminal near the
component body
has a portion larger than the diameter of the through-hole around the
surrounding and its surface of the component body side is treated to
decrease
its wetting property lower than its larger portion 10.

COPYRIGHT: (C)2003,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-264365

(P2003-264365A)

(43) 公開日 平成15年9月19日 (2003.9.19)

(51) IntCl.

H05K 3/34

識別記号

506

502

F I

H05K 3/34

テマコード (参考)

506B 5E319

502C

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願2002-66261(P2002-66261)

(22) 出願日 平成14年3月12日 (2002.3.12)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 羽賀 俊一

東京都大田区下丸子3丁目30番2号キヤ
ン株式会社内

(74) 代理人 100092853

弁理士 山下 亮一

Fターム (参考) 5E319 AA02 AA08 AB01 AC01 AC15

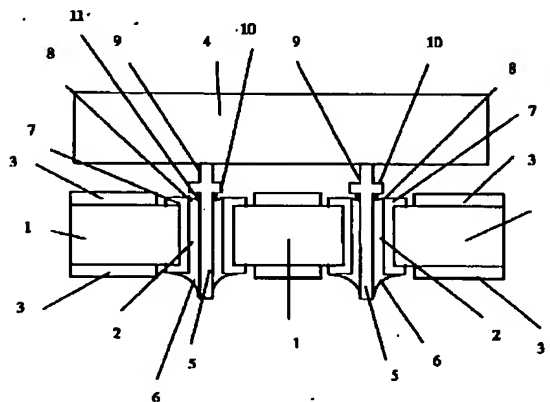
BB01 CC23 GG03

(54) 【発明の名称】 電子部品及び電子回路装置

(57) 【要約】 (修正有)

【課題】 両面プリント配線基板や多層プリント配線基板に鉛フリーはんだを用いて挿入実装部品をフローはんだ付けする際に、はんだ付け方法やプリント配線基板を変えないでリフトオフや銅箔ランド剥離がなく、パターン断線を起こさないはんだ接合部を実現できる電子部品を提供すること。

【解決手段】 プリント配線基板1に設けられたスルーホール2にリード端子5を挿入しはんだ実装する電子部品4において、前記リード端子の部品本体近傍に側面全周に亘ってスルーホール径より太い部分10を有する形状とする。或はリード端子の部品本体近傍部の表面が全周に亘って濡れ性を低くする処理がなされているものとする。又は、前記リード端子の部品本体近傍に側面全周に亘ってスルーホール径より太い部分を有し、その太い部分10より部品本体側の表面は濡れ性を低くする処理がなされているものとする。



【特許請求の範囲】

【請求項1】 プリント配線基板に設けられたスルーホールにリード端子を挿入しはんだ実装する電子部品において、前記リード端子の部品本体近傍に側面全周に亘ってスルーホール径より太い部分を有する形状であることを特徴とする電子部品。

【請求項2】 プリント配線基板に設けられたスルーホールにリード端子を挿入しはんだ実装する電子部品において、前記リード端子の部品本体近傍部の表面が全周に亘って濡れ性を低くする処理がなされていることを特徴とする電子回路。

【請求項3】 プリント配線基板に設けられたスルーホールにリード端子を挿入しはんだ実装する電子部品において、前記リード端子の部品本体近傍に側面全周に亘ってスルーホール径より太い部分を有し、その太い部分より部品本体側の表面は濡れ性を低くする処理がなされていることを特徴とする電子部品。

【請求項4】 鉛フリーはんだでフローはんだ付けしたことを特徴とする請求項1～3記載の電子部品。

【請求項5】 請求項4記載の電子部品を両面プリント配線基板に鉛フリーはんだ実装したことを特徴とする電子回路装置。

【請求項6】 請求項4記載の電子部品を多層プリント配線基板に鉛フリーはんだ実装したことを特徴とする電子回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、リード端子を有する挿入実装部品に係り、鉛フリーはんだを用いてはんだ付けされたプリント配線基板において、はんだ付け部のリフトオフや銅ランド剥離発生を防ぐための挿入実装部品のリード構造に関する。

【0002】

【従来の技術】従来のはんだ付けは、鉛共晶はんだ（Sn-Pb：融点183℃）を用いて行われていたが、近年の環境規制により、はんだに鉛を含まない鉛フリーはんだによるはんだ付けが求められている。

【0003】

【発明が解決しようとする課題】しかし、現在主流の高温系鉛フリーはんだは、Sn-Agを主体とした組成で、概ねその融点は220℃前後である。これら高温系の鉛フリーはんだを用いて電子部品をフローはんだ付けした場合、はんだの凝固は、熱伝導の良い挿入実装部品近傍からプリント配線基板近傍へと凝固収縮を伴いながら進行するため、特に挿入実装部品が搭載されたはんだ接合部のうち基板側の接合界面が最終凝固部となり、リフトオフや銅箔ランド剥離が発生していた。

【0004】更に、上述したような鉛フリーはんだを用いてフローはんだ付けを行う場合、冷却過程において、電子部品のリード端子の表面処理に含まれるPbや、フローはんだ付けに用いる鉛フリーはんだに含まれる元素（Bi, In, etc）が偏析することにより、リフトオフや銅箔ランド剥離の発生が増大し、最悪の場合銅箔ランド剥離に伴い銅箔ランドに接続されているパターンが断線するという問題があった。

【0005】このような問題を解決するために、特開平11-354919号公報に示されている手法は、はんだ付けプロセスの冷却過程での対策について述べられているが、冷却時に使う冷媒が必要であり、はんだ付けコストが上昇するという問題があった。

【0006】本発明は上記問題に鑑みてなされたもので、その目的とする処は、両面プリント配線基板や多層プリント配線基板に鉛フリーはんだを用いて挿入実装部品をフローはんだ付けする際に、はんだ付け方法やプリント配線基板を変えないでリフトオフや銅箔ランド剥離がなく、パターン断線を起こさないはんだ接合部を実現できる電子部品及び電子回路装置を提供することにある。

【0007】

【課題を解決するための手段】上記目的を達成するため、本発明は、プリント配線基板に設けられたスルーホールにリード端子を挿入しはんだ実装する電子部品において、前記リード端子の部品本体近傍に側面全周に亘ってスルーホール径より太い部分を有する形状であることを特徴とする。

【0008】又、本発明は、プリント配線基板に設けられたスルーホールにリード端子を挿入しはんだ実装する電子部品において、前記リード端子の部品本体近傍部の表面が全周に亘って濡れ性を低くする処理がなされていることを特徴とする。

【0009】更に、本発明は、プリント配線基板に設けられたスルーホールにリード端子を挿入しはんだ実装する電子部品において、前記リード端子の部品本体近傍に側面全周に亘ってスルーホール径より太い部分を有し、その太い部分より部品本体側の表面は濡れ性を低くする処理がなされていることを特徴とする。

【0010】又、本発明は、前記電子部品を両面プリント配線基板に鉛フリーはんだ実装して電子回路装置を構成したことを特徴とする。

【0011】

【発明の実施の形態】以下に本発明の実施の形態を添付図面に基づいて説明する。

【0012】＜実施の形態1＞図1は本発明の実施の形態1を示すプリント配線基板と挿入実装部品のはんだ接合部の要部断面図である。プリント配線基板1のスルーホール2と挿入実装部品4のリード端子5が鉛フリーはんだ6でフローはんだ付けされた状態を示したものであ

る。

【0013】図1において、1はプリント配線基板、2はプリント配線基板1に設けられたスルーホール、3はプリント配線基板1の両面に塗布されたソルダーレジスト、4はプリント配線基板1に搭載される挿入実装部品、5は挿入実装部品のリード端子、6はプリント配線基板1と挿入実装部品4とを接合するはんだ、7はスルーホール2のプリント配線基板1の表面の銅箔ランド、8はスルーホール2と挿入実装部品4のリード端子5により形成されたはんだフィレット、9は挿入実装部品4のリード端子5の表面処理、10は挿入実装部品4のリード端子5の表面9に設けられた突起部である。

【0014】上記構成構成において、フローはんだ付けされたはんだ6がスルーホール2の内壁及びスルーホール2に挿入されたリード端子5の表面9をはんだ面側から吸い上がるが、挿入実装部品4のリード端子5にスルーホール2の内径より突起部10が設けられているのでプリント配線基板1のはんだ面側からの吸い上りを防止できる。

【0015】又、一方、リード端子5の突起部10より先端部の表面に全周に亘って領域にレジスト11が塗布されているので、フローはんだ付けされたはんだ6は、リード端子5の突起部10より部品4の本体側には吸い上がらないので、挿入実装部品4の搭載面のリード端子5と銅箔ランド7の間にははんだフィレット8は形成されないフローはんだ付けが可能となる。

【0016】その結果、プリント回路基板1と挿入実装部品4のはんだ接合のうち、挿入実装部品4が搭載される側のリード端子5と銅箔ランド7の間にははんだ接合が形成されないため、リフトオフや銅箔ランド剥離は発生せず、パターン断線のない良好なはんだ付けが得られた。

【0017】尚、プリント配線基板1は、1.6mm厚の4層のガラスエポキシ基板(FR-4)、スルーホール2の穴径は挿入実装部品の径+ (0.2mm~0.4mm)、挿入部品4のリード径は0.5mm、銅箔ランドの径はスルーホール径+0.3mmであり、レジストの塗布幅は、0.5mm~1mmが適切である。

【0018】突起部はリード径+0.5mm以上であればプリント回路基板1に設けられたスルーホール2とリード端子5のはんだ接合において、挿入実装部品4の本体側にははんだ接合が形成されない。

【0019】尚、プリント配線基板は、両面配線基板、多層基板でも同様に、鉛フリーはんだでもリフトオフや銅箔ランド剥離は発生せず、パターン断線のない良好なはんだ付けが得られた。

【0020】又、本実施の形態は、挿入実装部品の全リード端子についての例であるが、上記問題(リフトオフ、銅箔ランド剥離等)の発生がなければ、全端子でなくとも構わない。

【0021】<実施の形態2>図2は本発明の実施の形態2を説明する図である。

【0022】本実施の形態は、前記実施の形態1とリードの端子の形状及び表面状態が異なる。リード端子5に段差12を有し、挿入実装部品4のプリント配線基板1への搭載面側のリード端子5の径がリード端子5が挿入されるスルーホール2の内径より太いことと、リード端子表面にはレジストが塗布されていないこと及びリード端子5の表面のうち段差12より挿入実装部品4の本体側にははんだメッキの処理がされていない以外は、実施の形態1と同じ構成である。

【0023】このような構成でも、実施の形態1と同様、挿入実装部品4が搭載される面のリード端子5と銅箔ランド7の間にははんだフィレット7は形成されないフローはんだ付けが可能となる。

【0024】その結果、実施の形態1と同様に、挿入部品リード5と銅箔ランド7の間にははんだフィレット8が形成されないため、リフトオフや銅箔ランド剥離は発生せず、パターン断線のない良好なはんだ付けが得られた。

【0025】<実施の形態3>図3は本発明の実施の形態3を説明する図である。

【0026】本実施の形態は、実施の形態2において、リードの端子の形状が異なり、リード端子5の部品本体近傍がテーパー13の形状をしている以外は、実施の形態2と同じ構成である。

【0027】このような構成でも、実施の形態2と同様に、挿入実装部品4が搭載される面のリード端子5と銅箔ランド7の間にははんだフィレット7は形成されないフローはんだ付けが可能となる。

【0028】その結果、実施の形態2と同様に、挿入実装部品2のリード端子5と銅箔ランド7の間にははんだフィレット8が形成されないため、リフトオフや銅箔ランド剥離は発生せず、パターン断線のない良好なはんだ付けが得られた。

【0029】(従来例)図4は従来例を示したはんだ接合部の断面図であり、図5はリフトオフが発生した場合の従来例を示した断面図であり、図6は銅箔ランド剥離が発生した場合の従来例を示した断面図である。

【0030】以上、本発明の実施の形態について説明したが、本発明はこれに限定されるものではなく、挿入実装部品のリード端子の表面の一部を、鉛フリーはんだに対して濡れない状態にすれば、本発明を適用することができる。

【0031】

【発明の効果】以上の説明で明らかなように、本発明によれば、鉛フリーはんだを用いて挿入実装部品をフローはんだ付けする場合、挿入実装部品をはんだ付けするプリント配線基板の挿入実装部品が搭載される面のスルーホールの銅箔ランド上に、挿入実装部品のリード形状を

鉛フリーはんだが濡れ上がらない形状、鉛フリーはんだに対して濡れない表面状態にすることで、挿入実装部品が搭載された面の挿入実装部品のリード端子とプリント配線基板上の銅箔ランドの間にフィレットが形成されないで、リフトオフや銅箔ランド剥離が発生することがなく、パターン断線の無いプリント配線基板及びそれらを搭載した電子回路装置の提供が可能になる。

【図面の簡単な説明】

【図1】本発明の実施の形態1説明する図であり、挿入実装部品を鉛フリーはんだではんだ付けしたプリント配線基板を透視して説明する断面図である。

【図2】本発明の実施の形態2説明する図であり、挿入実装部品を鉛フリーはんだではんだ付けしたプリント配線基板を透視して説明する断面図である。

【図3】本発明の実施の形態3説明する図であり、挿入実装部品を鉛フリーはんだではんだ付けしたプリント配線基板を透視して説明する断面図である。

【図4】従来例を示す断面図である。

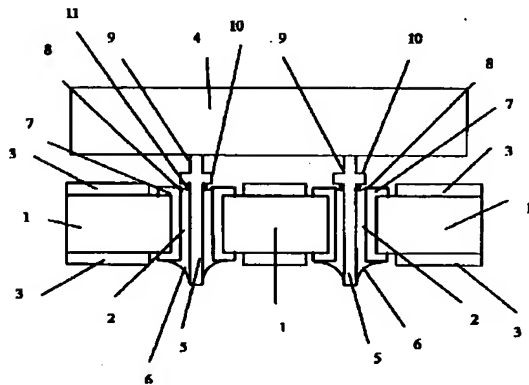
【図5】リフトオフが発生した従来例を示す断面図である。

【図6】銅箔ランド剥離が発生した従来例を示す断面図である。

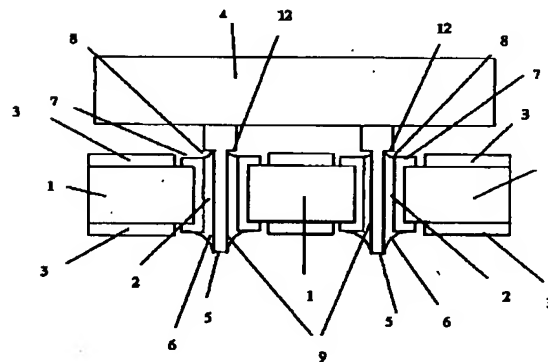
【符号の説明】

- | | |
|----|-----------|
| 1 | プリント配線基板 |
| 2 | スルーホール |
| 3 | ソルダーレジスト |
| 4 | 挿入実装部品 |
| 5 | リード端子 |
| 6 | はんだ |
| 7 | 銅箔ランド |
| 8 | はんだフィレット |
| 9 | リード端子表面処理 |
| 10 | 突起部 |
| 11 | レジスト |
| 12 | 段差 |
| 13 | テーパー |

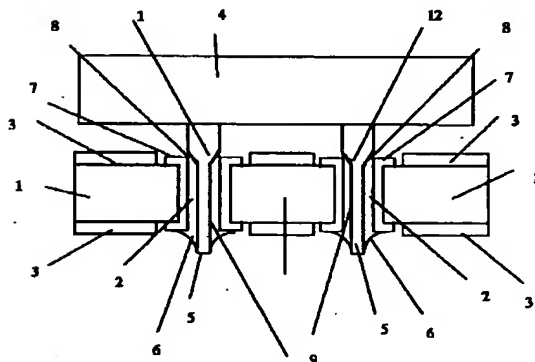
【図1】



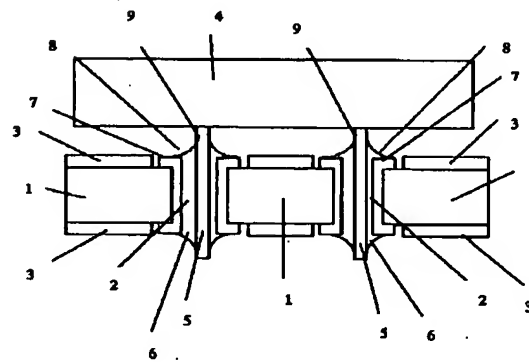
【図2】



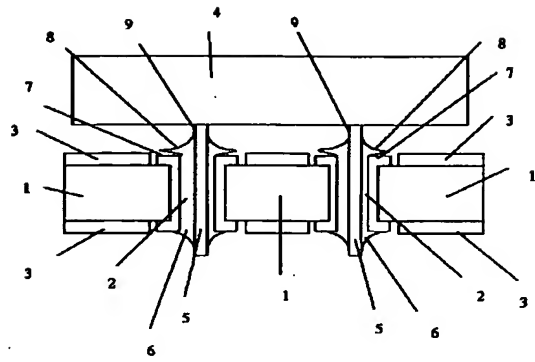
【図3】



【図4】



【図5】



【図6】

